

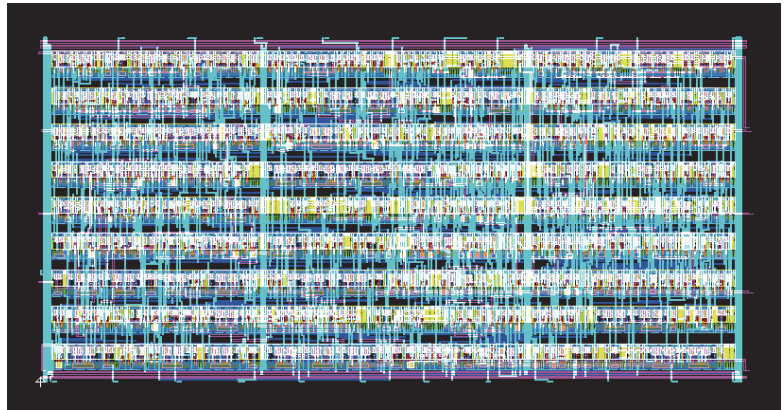
E06 ASIC 設計手法を用いた LSI 開発

工学部・電気学科・教授・五島 敬史郎
ke-goshima@aitech.ac.jp

キーワード ASIC、デジタル集積回路、アナログ集積回路、大規模集積回路（LSI）

概要

現在、身の回りにはコンピューター製品が溢れ LSI 設計技術者の重要性がますます高まってきている。FPGA はリコンフィギャラブルな特徴を持ち、短期間で開発できる利点があるため普及している。その一方で、低消費電力・過酷な条件下での動作などの特殊性能が求められる場合には、ASIC 設計手法が用いられる場合が多い。我々は HDL によるデジタル集積回路開発、SPICE によるアナログ集積回路開発および ASIC を用いた設計手法のノウハウを蓄積している。ASIC 設計開発に必要な環境を全て構築しており、集積回路の構成要素である CMOS トランジスタレベルの設計からスタンダードセル設計、配置、それに伴う信号遅延等や消費電力を考慮した設計を行うことが可能である。ASIC 設計手法の LSI 開発などの支援を行うことができる。



ASIC で設計した LSI レイアウトの一例

セールスポイント

1. ASIC設計開発環境（EDAツール）・チップ製作・チップ性能を評価するシステムまでを揃えているので、ASIC開発が遂行出来る。
2. 特殊用途向けのLSI開発支援を行うことができる。

企業等での活用例、今後の展望等

1. ASIC設計を主軸とし、CMOSアナログ・デジタル回路との融合により小型・高速・低消費電力LSIの開発。
2. 企業等との共同研究により、個々の用途に応じたシステム化を進めたいと考えている。
3. 設計技術者養成として、学生主体のLSI設計プロジェクトなど

参考資料 愛知工業大学研究報告, Vol. 49, pp103-109 (2014), Vol. 51, pp50-54 (2017)