



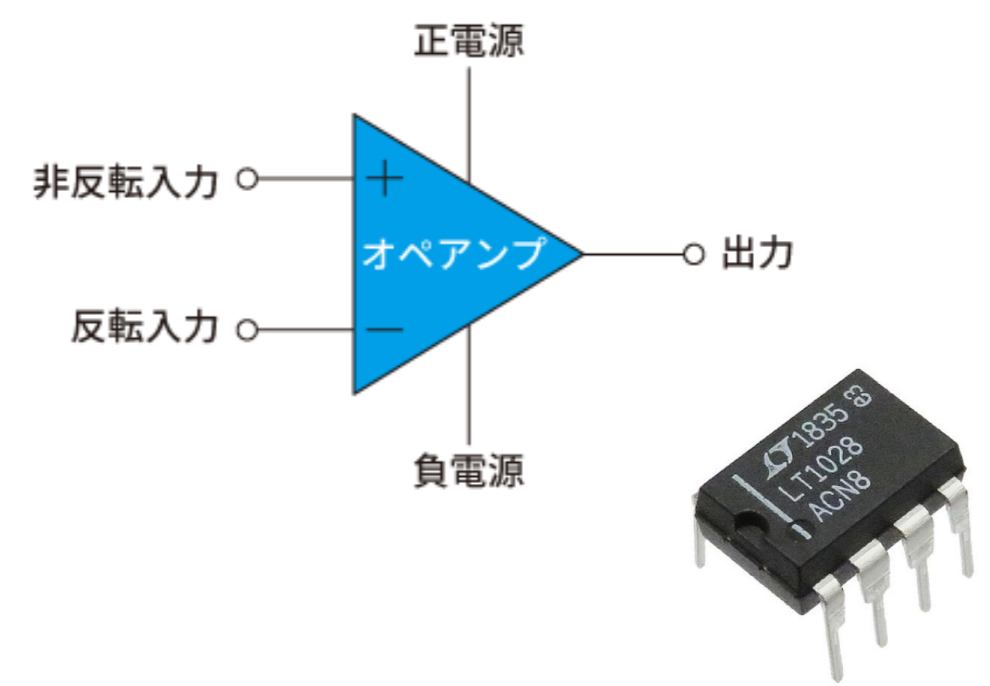
# オペアンプ設計コンテスト 目指せ入賞プロジェクト

指導教員：電気学科 准教授 水嶋大輔先生

## オペアンプとは？

オペアンプは、電子回路で使われる増幅器の一種であり、入力信号を増幅して出力する半導体の一種です。高利得、高入力インピーダンス、低出力インピーダンスなどの特性を持ち、様々なアプリケーションに利用されます。

既存のアナログ回路はオペアンプでほぼすべて作れてしまう素晴らしい素子です。



## オペアンプ設計コンテストとは？

オペアンプコンテストは設計・試作したオペアンプの消費電力や利得などの特性を評価し、参加者の回路設計技術を競うコンテストです。2つの部門が存在します。



### ①試作の部

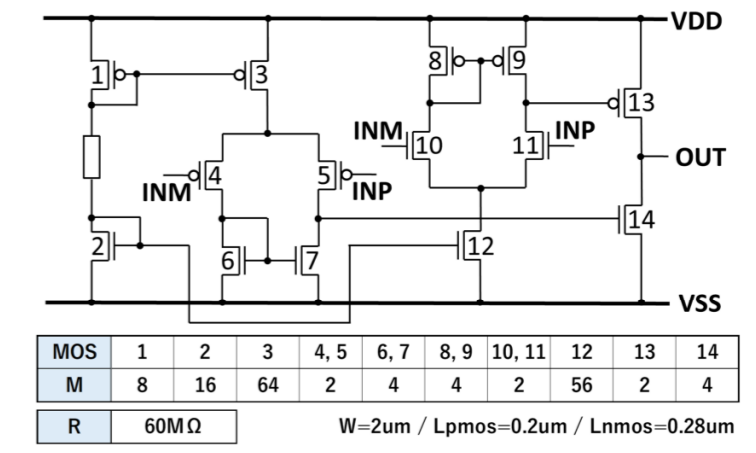
各自が設計したオペアンプを実際にICとして作成しその特性を競う部門

### ②シミュレーションの部：

各自が設計したオペアンプをシミュレーションソフト上の特性値から評価する部門

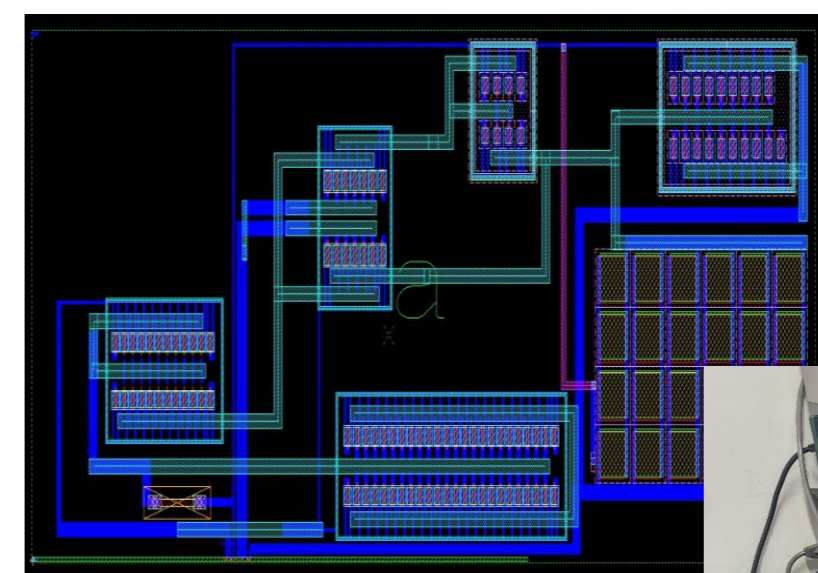
### 2. 「部門1」での設計

◆提出した回路図

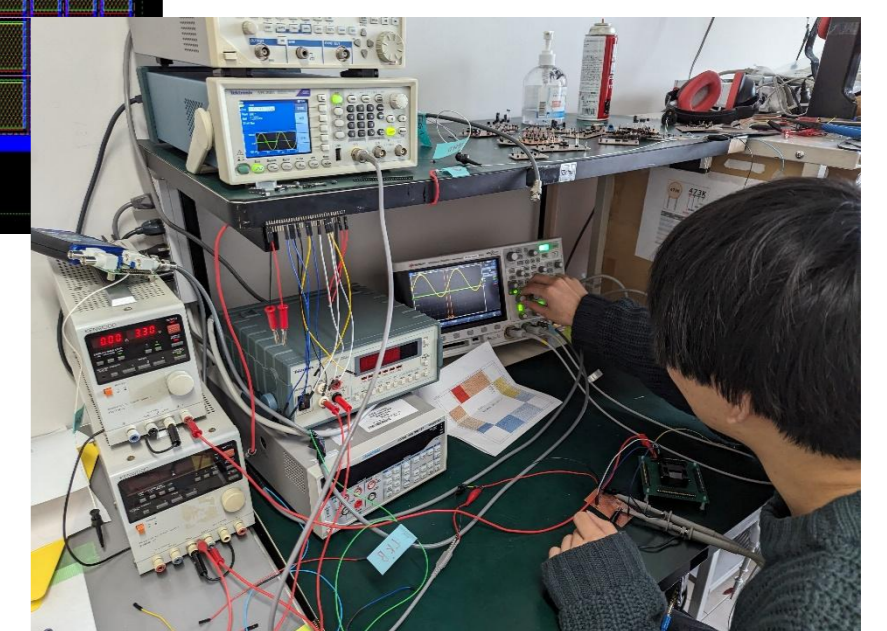


## どのように作っていく？

部門ごとに設計仕様が異なるため、まず仕様を考えます。その後、構成素子であるMOSFETの寸法を決め、回路図を作成研究室にあるIC設計ソフトSX-Meisterを使ってレイアウトを決めます。



最後に仕様を満たしているかシミュレーションによる性能評価試作の部の場合は、オペアンプに対応する回路を製作し、測定を行います。



## どんないいことがある？

IC技術の粋である、オペアンプの設計、試作、評価を自分たちで行うことにより、集積回路技術全般を習得することができる。そのため、実社会に通じる回路技術者を目指すことができる。

さらに大学院生が主導で進めていくプロジェクトのため、学内に相談できる先輩ができるのも心強いです。週1回の輪講で顔を合わせるので、単位取得、実験の進め方、就職活動など、なんでも相談できます。



現役メンバーから詳しく説明が聞けます  
4/7(火)11:00-14:00  
4/8(水)11:00-12:00,  
4/9(木)10:00-11:00,14:30-15:30

後からでも気になったら→水嶋先生に連絡！  
8号館6階605号室へ  
または [d-mizushima@aitech.ac.jp](mailto:d-mizushima@aitech.ac.jp)までメールを